

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-208508

(43)Date of publication of application : 28.07.2000

(51)Int.Cl. H01L 21/316
H01L 21/76
H01L 27/04
H01L 21/822
H01L 29/78

(21)Application number : 11-375450 (71)Applicant : TEXAS INSTR INC <TI>

(22)Date of filing : 28.12.1999 (72)Inventor : WILK GLEN D

(30)Priority

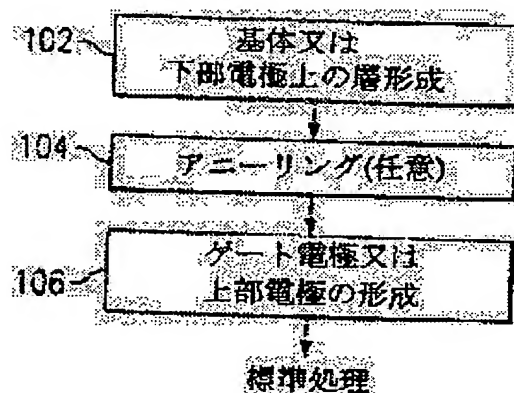
Priority number : 99 115858 Priority date : 13.01.1999 Priority country : US
99 119615 11.02.1999
US

(54) VACUUM DEPOSITION OF HIGH-DIELECTRIC MATERIAL MADE OF SILICATE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a new material which can be processed comparatively easily by a standard gate-structural-body processing method and has a dielectric constant larger than that of silicon dioxide.

SOLUTION: A method of manufacturing an electronic element on a semiconductor substrate includes the steps of forming a conductive structural body on the semiconductor substrate (106), and forming a highly dielectric material layer between the conductive structural body and the semiconductor substrate (102) by supplying a gaseous silicon source and a second gaseous material comprising a material selected from among a group consisting of Hf, Zr, La, Y, Sc, Ce, and a mixture thereof.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-208508

(P2000-208508A)

(43) 公開日 平成12年7月28日 (2000.7.28)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード* (参考)
H 0 1 L 21/316		H 0 1 L 21/316	X
21/76		21/76	N
27/04		27/04	C
21/822		29/78	3 0 1 G
29/78			
審査請求 未請求 請求項の数 1 O L (全 5 頁)			

(21) 出願番号 特願平11-375450
(22) 出願日 平成11年12月28日 (1999. 12. 28)
(31) 優先権主張番号 1 1 5 8 5 8
(32) 優先日 平成11年1月13日 (1999. 1. 13)
(33) 優先権主張国 米国 (US)
(31) 優先権主張番号 1 1 9 6 1 5
(32) 優先日 平成11年2月11日 (1999. 2. 11)
(33) 優先権主張国 米国 (US)

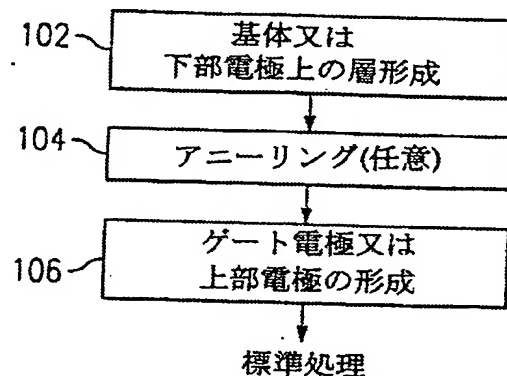
(71) 出願人 590000879
テキサス インストルメンツ インコーポ
レイテッド
アメリカ合衆国テキサス州ダラス, ノース
セントラルエクスプレスウェイ 13500
(72) 発明者 グレン ディ、ウィルク
アメリカ合衆国 テキサス、ダラス、マー
クスビル ドライブ 9050、ナンバー821
(74) 代理人 100066692
弁理士 浅村 皓 (外3名)

(54) 【発明の名称】 珪酸塩高誘電率材料の真空蒸着

(57) 【要約】

【課題】 標準的ゲート構造体処理方法を用いて比較的容易に処理することができ、二酸化珪素の誘電率よりも大きな誘電率を有する新しい材料を提供する。

【解決手段】 半導体基体上に電子素子を製造する方法において、前記半導体基体上に伝導性構造体を形成し (図1の工程106)、前記伝導性構造体と前記半導体基体との間に高誘電率材料の層を形成し (図1の工程102)、前記高誘電率材料層を、ガス状珪素源と、Hf、Zr、La、Y、Sc、Ce及びそれらの組合せからなる群から選択された材料からなる第二ガス状材料とを供給することにより形成する、諸工程を含む、上記製造方法。



【特許請求の範囲】

【請求項1】 半導体基体上に電子素子を製造する方法において、

前記半導体基体上に伝導性構造体を形成し、そして前記伝導性構造体と前記半導体基体との間に高誘電率材料の層を形成し、然も、前記高誘電率材料層を、ガス状珪素源と、Hf、Zr、La、Y、Sc、Ce及びそれらの組合せからなる群から選択された材料からなる第二ガス状材料とを供給することにより形成する、諸工程からなる上記方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体素子の製造及び処理、特に高誘電率材料を珪酸塩を用いて製造する方法に関する。

【0002】

【従来の技術】半導体素子の加工では、一定の面積の中に一層多くの素子を製造することができるように、それら素子を小さくする傾向にある。この小型化は実質的に全ての素子に影響を与え、夫々の構造も小型化するようになる。このことは、ゲート構造及びキャパシタにとっては特に問題になる。なぜなら、キャパシタンスがキャパシタの2枚の板の間に存在する材料の誘電率及びその誘電材料の有効面積に比例するからである。更に、或る構造のキャパシタンスは、その構造の二つの電極間の距離に逆比例する。現在、 SiO_2 がゲート誘電体のための材料として選択されているので、この層の厚さを、キャパシタの面積の縮小を補償するように減少する。しかし、酸化物層のこの薄層化は幾つかの理由から問題になっている。第一に、二酸化珪素層の厚さを約3nmより小さく薄くすると、酸化物を通る漏洩が許容できないくらい大きくなる。更に、酸化物層が、ゲート電極の伝導度を増大するためにゲート電極にインプラントしたドーパントをチャンネル領域の外に維持することに関し、有効な障壁として働かなくなる。第二に、極めて薄い層は、それらが自己限定(self-limiting)法により形成されるのでなければ、再現性よく製造することは非常に困難である。第三に、薄層、特にゲート絶縁体を、他の構造体をエッチングした後処理を用いてエッチング除去することは、厚い層の場合よりも遥かに顕著に薄い層に影響を与える。なぜなら、除去される%は厚い層の場合よりも薄い層の場合の方が大きくなるからである。

【0003】この問題を解決する別の方法には、ゲート絶縁材料を一層誘電率の大きいものに変えることが含まれている。例えば、BST、PZT、 TiO_2 及び Ta_2O_5 は、次世代のゲート誘電体と考えられている。しかし、これらの材料は、いずれも問題を抱えている。なぜなら、これらの材料を有効なゲート誘電体材料にするのに必要な処理は、標準トランジスタ構造体の処理と対立するからである。特に、これらの材料は、いずれも一般

に酸素含有雰囲気中で高温アニーリングする必要がある、このアニーリングが下の基体及び他の露出酸化性構造体を著しく劣化することがある。

【0004】

【発明が解決しようとする課題】従って、標準的ゲート構造体処理方法を用いて比較的容易に処理することができ、二酸化珪素の誘電率($\epsilon \approx 3.9$)よりも大きな誘電率を有する新しい材料を使用する必要がある。

【0005】

10 【課題を解決するための手段】基本的には、本発明は、ゲート誘電体として酸化物又は珪酸塩層を含むゲート構造体、及び化学蒸着(CVD)を用いてそのような構造体を製造する方法を含んでいる。特に、本発明のゲート絶縁体は、 ZrSiO_x 又は HfSiO_x (ここで $0 < x < 4$)からなるのが好ましく、或は ZrO_2 又は HfO_2 からさえなるのが好ましい。この層は、好ましくは約10~40(一層好ましくは約15~30)の誘電率を有する。別の態様として、本発明の誘電体層は、キャパシタ誘電体として用いることができる。

20 【0006】半導体基体(基板, substrate)上に電子素子を製造する方法において、前記半導体基体上に伝導性構造体を形成し、そして前記伝導性構造体と前記半導体基体との間に高誘電率材料の層を形成し、然も、前記高誘電率材料層を、ガス状珪素源と、Hf、Zr、La、Y、Sc、Ce及びそれらの組合せからなる群から選択された材料からなる第二ガス状材料とを供給することにより形成する、諸工程からなる電子素子製造方法。別の態様として、ガス状酸素源も供給する。本発明の方法は、電子素子を周囲雰囲気中で600~900℃に加熱する工程を含んでいてもよい。好ましくはアニーリング工程の雰囲気は、 O_2 、 O_3 、 N_2 、 H_2 、 NH_3 、及びそれらの組合せからなる。ガス状珪素源は、シラン、ジシラン、ジクロロシラン、及びそれらの組合せからなるのが好ましく、キャリアガス(好ましくはHe、 N_2 、Ar、及びNeからなる)を含んでいてもよい。第二ガス状材料は、 $\text{Zr}(\text{OC}_4\text{H}_9)_4$ 、 $\text{Hf}(\text{OC}_4\text{H}_9)_4$ 、 $\text{Zr}(\text{NO}_3)_4$ 、 $\text{Hf}(\text{NO}_3)_4$ 、 ZrCl_4 、 HfCl_4 、 ZrI_4 、 HfI_4 、 ZrBr_4 、 HfBr_4 、 $\text{Zr}_2(\text{OPri})_6$ 、 $(\text{tmhd})_2$ 、 $\text{Hf}_2(\text{OPri})_6$ 、 $(\text{tmhd})_2$ 、及びそれらの組合せからなるのが好ましい。電子素子は、キャパシタ又はトランジスタでもよい。

30 【0007】本発明の別の態様は、半導体基体上に高誘電率材料を製造する方法において、室中にガス状珪素源を与え、前記室中に第二ガス状源で、Hf、Zr、La、Y、Sc、Ce及びそれらの組合せからなる群から選択された材料からなる第二ガス状源を与える、諸工程からなる方法にある。本発明の方法は、更に、高誘電率材料を周囲雰囲気中で600~900℃に加熱する工程を含んでいてもよい。アニーリング周囲雰囲気は、 O_2 、 O_3 、 N_2 、 H_2 、 NH_3 、及びそれらの組合せから

なるのが好ましい。ガス状珪素源は、シラン、ジシラン、ジクロロシラン、及びそれらの組合せからなるのが好ましく、キャリアガス（好ましくはHe、N₂、Ar、及びNeからなる）を含んでいてもよい。材料は、Zr(OC₂H₅)₄、Hf(OC₂H₅)₄、Zr(NO₃)₄、Hf(NO₃)₄、ZrCl₄、HfCl₄、ZrI₄、HfI₄、ZrBr₄、HfBr₄、Zr₂(OPri)₆、(tmhd)₂、Hf₂(OPri)₆、(tmhd)₂、及びそれらの組合せからなるのが好ましい。第二ガス状態は、酸素源を含んでいてもよい。

【0008】

【発明の実施の形態】本発明の次の記載は、図1の方法論及び図2a～2dの素子構造（異なった図中同じ参照番号は同じ又は同様な構成を示しており、図に例示したそれら構成は、必ずしも実物大にはなっていない）を中心に述べられているが、本発明は、金属ゲート又はどのような他の型のゲート構造についても用いることができ、使い捨て可能なゲート（言及することによってここに取り入れたケースに例示されているようなゲート）又は図に示すような標準的加工工程を用いて製造することができる。本発明の誘電体層は、係属中の米国特許出願60/100,605（TIに譲渡され、文書番号T1-24776Pとして記録されている）（言及することによってこれは本明細書に取り入れる）中に例示されているような、使い捨て可能なゲート構造体製造工程でのゲート誘電体として用いることもできる。更に、本発明の方法論及びそれによって形成される誘電体層は、キャパシタの二つの電極間の誘電体として用いることができる。

【0009】本発明の方法の前に、前処理を行ってもよい。この前処理には、ウエーハ202の表面を清浄にすること、絶縁領域204の形成、及びウエーハ部分のドーピングが含まれる。絶縁構造体204は図2a～cに、浅いトレンチ絶縁構造体（STI）として例示されているが、どのような型の絶縁構造体を用いてもよい。絶縁構造体の例には、LOCOS、STI、及び接合絶縁構造体が含まれる。

【0010】殆どの標準的処理領域中では、ウエーハ上に薄い酸化物を成長させた後、絶縁構造体の形成及び基体ドーパントの打込み(implanting)を行う。もし薄い酸化物層を用いるならば、それは工程102の前に除去するのが好ましい。薄い酸化物層の除去は、酸化物エッチング、又は脱グレイズ(deglaze)工程で達成されるのが好ましい。この工程は、絶縁構造体204に実質的に影響を与えないようにしながら、保護酸化物を除去するように、ウエーハをHF溶液に曝すことを含むのが好ましい。

【0011】図1及び図2aの工程102に関し、層206は基体202の上を覆うように形成する。工程102では、層206は、好ましくはマスキング操作により

絶縁構造体（図2aに示す）の上に形成されないようにしてもよく、或は絶縁構造体204から選択的に除去してもよく、或は絶縁構造体204の上に形成し（図示せず）、そこに残しておいてもよい。層206は、遷移金属（例えば、Hf、Zr、La、Y、Sc及び（又は）Ce）、珪素（もし層208を珪酸塩にするならば）、及び或る場合には酸素及び（又は）窒素からなるのが好ましい。層206は、好ましくは、HfSiO_x、ZrSiO_x、LaSiO_x、YSiO_x、ScSiO_x、CeSiO_x、Hf、HfSi₂、Zr、ZrSi₂、La、LaSi₂、Y、YSi₂、Sc、ScSi₂、Ce、又はCeSi₂からなり、好ましくは4～10nmの程度の厚さ（一層好ましくは約4～6nmの厚さ）である。本発明の方法を用いて、層206は化学蒸着により形成する。本発明の幾つかの態様を、本発明の珪酸塩層を形成するのに用いることができる。

【0012】次の態様の各々において、記号Mは、Hf又はZr、又はこの用途のためのHf及びZrと同様な希望の性質を有する他のそのような金属（例えば、上に列挙したLa、Y、Sc、又はCe）を指すのに用いられている。これらの態様の各々では、キャリアガス（これはHe、窒素、アルゴン、ネオン、又はそれらの組合せからなっているか、又は一緒にされているか、又はされていない前駆物質を用いている。本発明の態様の前駆物質は、金属源、M、珪素源（好ましくはシラン、ジシラン及び（又は）ジクロロシラン）を用い、場合により酸素及び（又は）窒素源さえ用いて構成される。酸素源はO₂、O₃、又はプラズマ源のような他の酸素源にすることができる。酸素及び（又は）窒素源が前駆物質中に与えられていない場合には、アニーリング工程104は、層206中に酸素及び（又は）窒素を配合するように行うことができる。

【0013】本発明の一つの態様として、ガス状のM(NO₃)₃の組合せを、シラン、又はジシラン、又はジクロロシランと共に（このガス混合物の好ましくは約10%であるキャリアガスと共に）ガス状で室中へ与える。M(NO₃)₃の流量は、好ましくは5～20sccm（一層好ましくは約10sccm）であり、シラン（及びキャリアガス）の流量は、好ましくは約1～20sccm（一層好ましくは約1～10sccm）である。室の周囲温度は約60～120℃（一層好ましくは約70℃）であり、基体温度は、好ましくは約200～600℃（一層好ましくは約300～500℃）である。本発明のこの前駆物質の利点は、それが炭素を含まないこと、及びそれが過剰の水を形成しにくいことである。

【0014】本発明の別の態様では、ガス状の金属t-ブトキシド、M(OC₂H₅)₃の組合せを（好ましくはキャリアガスと共に）、ガス状のシランと（好ましくはキャリアガスと共に、好ましくはキャリアガス 約10%

及びシラン 90%として) 室中へ与える。M (OC, H₂)_x の流量は、約 5~15 sccm (一層好ましくは約 10 sccm) であり、シラン (及びキャリアガス) の流量は、好ましくは約 1~20 sccm (一層好ましくは約 1~10 sccm) である。ジシラン又はジクロロシランを、シランの代わりに用いることができる。室の雰囲気温度は、好ましくは約 60~120°C (一層好ましくは約 70°C) であり、基体温度は、好ましくは約 400~700°C (一層好ましくは約 450~600°C) である。

【0015】本発明の別の態様として、ガス状金属源は MC₁、MI_x、又は MBr_x からなってもよい。ガス状珪素源は、シラン、ジシラン、又はジクロロシランからなってもよく、He、Ar、N₂、又は Ne のようなキャリアガスを更に含んでもよい。更に、ガス状酸素源 (例えば、O₂ 又は O₃) が含有されていてもよく、或は酸素又はオゾン雰囲気中で後のアニーリングを (例えば、任意的アニーリング工程 104 として) 行なってもよい。この工程中の基体温度は、好ましくは約 200~600°C (一層好ましくは約 300~500°C) である。塩素及び臭素は非常に反応性であり、塩素は腐食性であるので、これらのガスのいずれかが用いられる場合には、非ステンレス鋼反応器 (好ましくは石英反応器) を用いるべきである。

【0016】本発明の別の態様では、ガス状金属源は、M₂(OPri)_x (tmhd)_x からなり、珪素源は、シラン、ジシラン、又はジクロロシランからなるのが好ましい。この工程中、基体温度は好ましくは約 400~700°C (一層好ましくは約 450~600°C) である。酸素源を用いるか、或は酸素又はオゾン雰囲気中でのアニーリングを行なってもよい (工程 104 でのように)。

【0017】図 1 及び図 2b の工程 104 に関し、珪素と遷移金属との組合せを含有する層 206 の電気的性質を改良するため、又は一層好ましくは既に存在する珪酸塩層の品質を改良するため、次にアニーリングを少しでも行う。例えば、もし層 206 が、Hf、HfSi₂、Zr、又は ZrSi₂ からなるならば、それは、夫々 HfO_x、HfSiO_x、ZrO_x、又は ZrSiO_x になるか、或は一層好ましくは、層が既に HfSiO_x であるならば、形成ガス中で (好ましくは N₂ 90% : H₂ 10% を用いて) アニーリング工程を行うことにより珪酸塩膜中の欠陥が除去され、それによってその層の電気的性質が改良される。別法として、酸素含有雰囲気中でのアニーリングは、x の値を増大することにより、珪酸塩の酸素含有量を増大する。好ましくは、アニーリング工程 104 は、N₂ 90% : H₂ 10% の雰囲気中で、約 350~500°C (一層好ましくは約 450°C) の温度で約 10~30 分間 (一層好ましくは 30 分間) 行うか；又は酸素雰囲気中で約 400~900°C (一層好ましくは約 800°C) の温度で、約 15~60 秒間 (好ましくは

約 30 秒間) 行うか；又は O₂ 雰囲気中で約 25~400°C の温度で行うか；又は N₂ 又は NH₃ 雰囲気中で約 500~600°C の温度で行う。他の温度及び雰囲気との組合せを用いてもよいが、これらが最良の結果を与えられ、好ましくは、アニーリング工程 104 で層 206 をこの上昇させた温度に、酸素含有及び (又は) 窒素含有雰囲気中で 10~120 秒間 (一層好ましくは約 20~45 秒間、更に一層好ましくは約 30 秒間) かける。

10 【0018】図 1~図 2c の工程 106 に関し、伝導性ゲート電極層 210 を形成する。層 210 は、多結晶質珪素、多結晶質珪素ゲルマニウム、ドーブした多結晶質珪素、ドーブした多結晶質珪素ゲルマニウム、タングステン、チタン、窒化タングステン、窒化チタン、白金、アルミニウム、それらの組合せ、又はそれらの一種以上からなる積層体から構成されている。層 210 は、標準的半導体処理工程を用いて形成するのが好ましく、標準的トランジスタ形成で一般に用いられている厚さを有するのが好ましい。

20 【0019】本発明の特定の態様をここに記述してきたが、それらは本発明を限定するものと見做すべきではない。本発明の多くの態様は、明細書の方法論を参照することにより当業者には明らかになるであろう。本発明の範囲は特許請求の範囲によってのみ限定されるものである。

【0020】以上の説明に関して更に次の項を開示する。

(1) 半導体基体上に電子素子を製造する方法において、前記半導体基体上に伝導性構造体を形成し、そして前記伝導性構造体と前記半導体基体との間に高誘電率材料の層を形成し、然も、前記高誘電率材料層は、ガス状珪素源と、Hf、Zr、La、Y、Sc、Ce 及びそれらの組合せからなる群から選択された材料からなる第二ガス状材料とを供給することにより形成する、諸工程を含む上記方法。

(2) 高誘電率材料層を、ガス状酸素源も供給することにより形成する、第 1 項記載の方法。

(3) 電子素子を周囲雰囲気中で 600~900°C に加熱する工程を更に含む、第 1 項記載の方法。

40 (4) 周囲雰囲気が、O₂、O₃、N₂、H₂、NH₃、及びそれらの組合せからなる群から選択されたガスを含む、第 3 項記載の方法。

(5) ガス状珪素源が、シラン、ジシラン、ジクロロシラン、及びそれらの組合せからなる群から選択されたガスを含む、第 1 項記載の方法。

(6) ガス状珪素源がキャリアガスを含む、第 5 項記載の方法。

(7) キャリアガスが、He、N₂、Ar 及び Ne からなる群から選択されたガスを含む、第 6 項記載の方法。

50 (8) 第二ガス状材料が、Zr (OC, H₂)_x、Hf (OC

$(\text{H}_2)_2$ 、 $\text{Zr}(\text{NO}_3)_4$ 、 $\text{Hf}(\text{NO}_3)_4$ 、 ZrCl_4 、 HfCl_4 、 ZrI_4 、 HfI_4 、 ZrBr_4 、 HfBr_4 、 $\text{Zr}_2(\text{OPri})_6$ 、 $(\text{tmhd})_2$ 、 $\text{Hf}_2(\text{OPri})_6$ 、 $(\text{tmhd})_2$ 、及びそれらの組合せからなる群から選択されたガスを含む、第1項記載の方法。

(9) 電子素子がキャパシタ又はトランジスタである、第1項記載の方法。

(10) 半導体基体上に高誘電率材料を製造する方法において、室中にガス状珪素源を与え、 Hf 、 Zr 、 La 、 Y 、 Sc 、 Ce 及びそれらの組合せからなる群から選択された材料からなる第二ガス状源を前記室中に与える、諸工程を含む、上記方法。

(11) 高誘電率材料を周囲雰囲気中で $600\sim 900^\circ\text{C}$ に加熱する工程を更に含む、第10項記載の方法。

(12) 周囲雰囲気が、 O_2 、 O_3 、 N_2 、 H_2 、 NH_3 、及びそれらの組合せからなる群から選択されたガスを含む、第11項記載の方法。

(13) ガス状珪素源が、シラン、ジシラン、ジクロロシラン、及びそれらの組合せからなる群から選択されたガスを含む、第10項記載の方法。

(14) ガス状珪素源がキャリアガスを含む、第13項記載の方法。

(15) キャリヤガスが、 He 、 N_2 、 Ar 、及び Ne からなる群から選択されたガスを含む、第14項記載の方法。

(16) 材料が、 $\text{Zr}(\text{OC}_2\text{H}_5)_4$ 、 $\text{Hf}(\text{OC}_2\text{H}_5)_4$ 、 $\text{Zr}(\text{NO}_3)_4$ 、 $\text{Hf}(\text{NO}_3)_4$ 、 ZrCl_4 、 HfCl_4 、 ZrI_4 、 HfI_4 、 ZrBr_4 、 HfBr_4 、 Zr_2^*

Hf_2^* 、 $(\text{OPri})_6$ 、 $(\text{tmhd})_2$ 、 $\text{Hf}_2(\text{OPri})_6$ 、 $(\text{tmhd})_2$ 、及びそれらの組合せからなる群から選択されたガスを含む、第10項記載の方法。

(17) 第二ガス状源が酸素を含む、第1項記載の方法。

(18) 半導体基体上に電子素子を製造する方法において、前記半導体基体上に伝導性構造体を形成し(図1の工程106)、前記伝導性構造体と前記半導体基体との間に高誘電率材料の層を形成し(図1の工程102)、前記高誘電率材料層を、ガス状珪素源と、 Hf 、 Zr 、 La 、 Y 、 Sc 、 Ce 及びそれらの組合せからなる群から選択された材料からなる第二ガス状材料とを供給することにより形成する、諸工程を含む、上記方法。

【図面の簡単な説明】

【図1】本発明の一つの態様の方法を例示する工程図である。

【図2a】図1に例示した本発明の方法を用いて処理される部分的に製造した素子の断面図である。

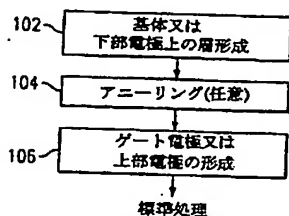
【図2b】図1に例示した本発明の方法を用いて処理される部分的に製造した素子の断面図である。

【図2c】図1に例示した本発明の方法を用いて処理される部分的に製造した素子の断面図である。

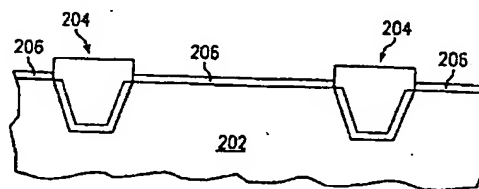
【符号の説明】

202 ウエーハ
204 絶縁領域
206 層
208 層
210 層

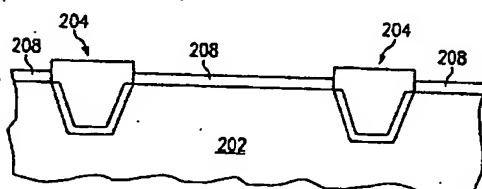
【図1】



【図2a】



【図2b】



【図2c】

